and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS

GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents will not correct images, please do not report the images to the Image Problem Mailbox.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 10189562 A

(43) Date of publication of application: 21 . 07 . 98

(51) Int. CI

H01L 21/31 H01L 21/205 H01L 21/316

(21) Application number: 09279211

(22) Date of filing: 13 . 10 . 97

(30) Priority:

21 . 10 . 96 JP 08278011 (71) Applicant:

TOSHIBA ELECTRON ENG

CORP TOSHIBA CORP

(72) Inventor:

FURUKAWA CHISATO ISHIKAWA MASAYUKI SUGAWARA HIDETO

ISOMOTO KENJI

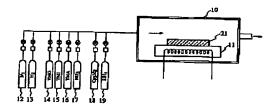
(54) COMPOUND SEMICONDUCTOR DEVICE AND ITS **MANUFACTURE**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a compound semiconductor device and a method for manufacturing the same by decreasing the number of manufacturing processes and protecting the surface of a growth layer to improve quality.

SOLUTION: A substrate 21 is placed in a deposition chamber, and a GaN buffer layer, an n-GaN layer, an InGaN active layer, a p-AlGaN layer and a p+-GaN contact layer are grown by MOCVD method using growth materials of TMG(trimethyl gallium), TMI(trimethyl indium), TMA(trimethyl aluminum), NH₃ gas, and SiH₄ gas. SiH₄ gas is supplied with the compound semiconductor device placed in the deposition chamber to successively grow a protective thin film on the surface of the p+-GaN contact layer.

COPYRIGHT: (C)1998,JPO



酸化脱止金銀度性であって 急を付の記むなし

(19)日本国特許庁 (J.P)

(12) 公開特許公報(A)

ABST GAN and SION VICEL (11)特許出廣公開番号

S(ON PACE 特開平10−189562 (43)公開日 平成10年(1998) 7月21日

(51) Int.Cl.

できず 酸別配号

H 0 1 L 21/31

21/205

21/316

FI

HO1L 21/31

21/205

21/316

В

X

審査請求 未請求 請求項の数13 OL (全 9 頁)

(21)出願番号

特願平9-279211

(22)出顧日

平成9年(1997)10月13日

(31) 優先権主張番号 特願平8-278011

(32)優先日

平8 (1996)10月21日

(33)優先権主張国

日本 (JP)

(71)出願人 000221339

東芝電子エンジニアリング株式会社

神奈川県川崎市川崎区日進町7番地1

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 古川 千里

神奈川県川崎市川崎区日進町7番地1 東

芝電子エンジニアリング株式会社内

(72)発明者 石川 正行

神奈川県川崎市幸区小向東芝町1 株式会

社東芝研究開発センター内

(74)代理人 弁理士 三好 秀和 (外3名)

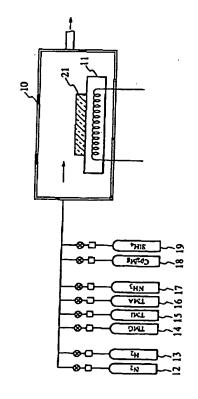
最終頁に続く

(54) 【発明の名称】 化合物半導体装置及びその製造方法

(57)【要約】

【課題】 製造工程数を減らし、成長層表面を保護し、 品質を向上させれる化合物半導体装置及びその製造方法 を提供する。

【解決手段】 基板21を成長室10内に設置し、TM G、TMI、TMA、NH3 ガス、及びSiH4 ガスの 成長材料を用いてMOCVD法により、GaNバッファ 一層、n-GaN層、InGaN活性層、p-AlGa N層、 p^+ - GaN コンタクト層を成長させる。この化 合物半導体装置を成長室10に設置したままSiH4 ガ スを供給し、 $p^+ - GaN$ コンタクト層の表面に保護薄 膜を連続成長させる。



【特許請求の範囲】

【請求項1】 基板と、該基板上に積載された1層以上の成長層と、該成長層の最上層上に誘電体薄膜もしくは 絶縁薄膜が形成される化合物半導体装置において、 前記成長層と誘電体薄膜もしくは絶縁薄膜が、同一製造 装置内で連続形成されたものであることを特徴とする化 合物半導体装置。

【請求項2】 基板上に1層以上の成長層を積載させる 工程と、該工程によって積載された前記成長層の最上層 上に誘電体薄膜もしくは絶縁薄膜を形成する工程とを同 一製造装置内で連続して行うことを特徴とする化合物半 導体装置の製造方法。

【請求項3】 前記誘電体薄膜もしくは絶縁薄膜が、少なくともSiを含むことを特徴とする請求項1記載の化合物半導体装置。

【請求項4】 前記誘電体薄膜もしくは絶縁薄膜が、窒化シリコン (SiNx) 膜、酸化シリコン (SiO2) 膜あるいはオキシナイトライド (SiON) 膜のいずれかの膜である請求項3記載の化合物半導体装置。

【請求項5】 前記誘電体薄膜もしくは絶縁薄膜の生成 材料として、シリコン (Si) 系ガスと、窒素 (N) 系 ガスもしくは酸素 (O) 系ガスとを用いる請求項2記載 の化合物半導体装置の製造方法。

【請求項6】 前記Si系ガスが、モノシラン (SiH4) もしくはジシラン (Si2 H6) ガスであり、前記O系ガスが、二酸化窒素 (N2O) であり、前記N系ガスが、アンモニア (NH3) である請求項5記載の化合物半導体装置の製造方法。

【請求項7】 前記基板が、サファイア基板であり、前記成長層の少なくともいずれかの層が、InxAlyGa(1-x-y) N $(0 \le X \le 1)$ $(0 \le Y \le 1)$ で表される層である請求項1、3、4に記載の化合物半導体装置。【請求項8】 前記基板が、シリコン (Si)、炭化シリコン (SiC) 或いはGaAs基板のいずれかであ

前記成長層の少なくともいずれかの層が、InxAly Ga(1-x-y) N $(0 \le X \le 1)$ $(0 \le Y \le 1)$ で表される層である請求項1、3、4に記載の化合物半導体装置。

【請求項9】 前記 $I nxAlyGa(1-x-y) N (0 \le X \le 1) (0 \le Y \le 1)$ で表される層が、

GaN、AlN、InGaN、AlGaN、もしくはInAlGaNのいずれかである請求項7または8に記載の化合物半導体装置。

【請求項10】 前記誘電体薄膜もしくは絶縁薄膜の形成の際に、p型あるいはn型の不純物を添加することを特徴とする請求項2、5、6のいずれかに記載の化合物半導体装置の製造方法。

【請求項11】 前記p型不純物が、Mgあるいは2nの一方であることを特徴とする請求項10記載の化合物

半導体装置の製造方法。

【請求項12】 前記不純物が添加された前記誘電体薄膜もしくは絶縁薄膜に、前記同一製造装置内で、連続した熱処理を行うことを特徴とする請求項10または11記載の化合物半導体装置の製造方法。

【請求項13】 前記誘電体薄膜もしくは絶縁薄膜を形式する工程終了後、連続して前記同一製造装置内で、前記基板を300℃~1300℃内のいずれかの温度で保持、もしくは1300℃~300℃の範囲内で、前記誘電体薄膜もしくは絶縁薄膜を形成する工程終了時の基板温度から一定速度で徐冷を行うことを特徴とする請求項2、5、6いずれかに記載の化合物半導体装置の製造方法。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、窒素化合物系の化合物半導体装置及びその製造方法に関し、特に少ない工程で成長層の表面を効率良く保護することができる化合物半導体装置及びその製造方法に関する。

[0002]

【従来の技術】近年、化合物半導体装置の開発が盛んに行われている。図7は、窒化ガリウム系化合物半導体のひとつである青色発光ダイオードの構成例を示す断面図である。同図に示すように、この化合物半導体装置には、サファイア基板101上に、GaNバッファー層103、n-GaN層105、InGaN活性層107、p-A1GaN層109、及びp+-GaNコンタクト層111の各成長層が複数積載されている。

【0003】さらに、これら成長層の最上層であるp+GaNコンタクト層1110上には、誘電体薄膜もしくは絶縁薄膜(例えばSiO2 膜あるいはSiNx膜)からなる保護薄膜113が形成されている。

【0004】従来の製造方法においては、まずMOCVD (Metal Organic Chemical Vapor Deposition)法を用いてサファイア基板101上に各成長層103~111をエピタキシャル成長させる。この後、主な反応ガスを止め、キャリヤガスとV族ガスであるNH3のみはそのまま成長室内に供給しながら降温する。

【0005】基板温度が十分下がったら、これを成長室から取り出し、酸化や窒化された表面を軽くエッチングした後、別の製造装置内に移し、成長層111士に保護薄膜113であるSiO2膜あるいはSiNx膜等を形成する。

【0006】例えば熱CVD法を用いて保護薄膜113を形成する場合は、それがSiO2膜であれば基板温度を350℃~500℃とし、SiNx膜であれば基板温度を800℃~1200℃として成膜を行う。P-CVD (plasma assisted chemical vapor deposition) 法を用いて保護薄膜113を形成する場合は、低真空条件の下、基板温度を100℃~300℃の範囲で成膜を行

うことができる。

X .

【0007】保護薄膜113を所定の製造装置内で形成した後は、再び十分に基板温度を下げた後、その製造装置から基板を取り出し、さらにこれを所定のアニール装置に移し、窒素雰囲気中で基板のアニールを行う。このアニール工程により、所定の成長層に添加されたp型不純物はより活性化し、良好なp型導電性を示すようになる。

【0008】成長層103~111の最上層表面に形成される保護薄膜113の主な機能は、成長層表面を保護することである。保護薄膜113で被覆された成長層は、表面の酸化や、汚染、傷等を生じにくくなる。特に、化合物半導体装置においては、GaAs系でのAs抜け、InP系でのP抜け、GaN系でのN抜け等、蒸気圧の高いV族元素の蒸発が問題となることがあるが、保護薄膜113は、これらの問題を未然に防ぐためにも有効である。

[0009]

【発明が解決しようとする課題】しかしながら、上述したように、従来の製造方法では、各成長層103~111のエピタキシャル成長と保護薄膜113の成膜は別個の装置で行っていた。このため、成長層103~111形成後にMOCVD装置から取り出される化合物半導体装置は成長層表面が露出した状態になっており、外部の影響を受けやすい。特に成長層表面がA1等の酸化しやすい材料や窒化しやすい元素を組成に含む場合には、成長装置から取り出した瞬間から酸化や窒化が始まる。これら酸化や窒化は、欠陥となって化合物半導体装置の信頼性を低下させる要因ともなる。

【0010】そこで通常は保護薄膜113を形成する前に、酸化や窒化された成長層の表面を軽くエッチングしている。しかしこの表面処理によって余計に表面が荒れたりあらたな汚染を生じる場合もあった。

【0011】また保護薄膜113を形成する工程では、化合物半導体装置を所定の製造装置内に載置した後、熱CVD法の場合は350℃~500℃あるいは800℃~1200℃、P-CVD法の場合は100℃~300℃まで窒素雰囲気中で昇温される。この昇温過程において、成長表面は露出した状態であるため、成長層表面に穴が開くなどの結晶劣化(III -V系で言えばV族抜け等)が発生することがある。特に真空中で昇温する場合は、蒸気圧はより高くなり、結晶劣化が発生しやすくなる。

【0012】本発明は、この様な従来の事情に鑑みて成されたものであり、その目的とするところは、より清浄な成長層表面を有する化合物半導体装置とこれをより簡易な工程で製造しうる製造方法を提供することである。 【0013】

【課題を解決するための手段】第一の発明の特徴は、化 合物半導体に関し、基板と、該基板上に積載された1層 以上の成長層と、該成長層の最上層上に誘電体薄膜もしくは絶縁薄膜が生成されている化合物半導体装置において、前記成長層と誘電体薄膜もしくは絶縁薄膜は、同一 製造装置内で連続形成されたものとすることである。

【0014】第二の発明の特徴は、化合物半導体装置の製造方法に関し、基板上に1層以上の成長層を積載させる工程と、該工程によって積載された前記成長層の最上層上に誘電体薄膜もしくは絶縁薄膜を形成する工程とを同一製造装置内で連続して行うことである。

【0015】第三の発明の特徴は、上記第一の発明において、前記誘電体薄膜もしくは絶縁薄膜が、少なくとも Siを含むことである。

【0016】第四の発明の特徴は、上記第三の発明において、前記誘電体薄膜もしくは絶縁薄膜が、窒化シリコン(SiNx)膜、酸化シリコン(SiO2)膜あるいは窒化酸化シリコン(SiON)膜のいずれかの膜であることである。

【0017】第五の発明の特徴は、上記第二の発明において、前記誘電体薄膜もしくは絶縁薄膜の生成材料として、シリコン(Si)系ガスと、窒素(N)系ガスもしくは酸素(O)系ガスとを用いることである。

【 0018】第六の発明の特徴は、上記第五の発明において、前記Si系ガスが、モノシラン(SiH4)もしくはジシラン(Si2H6)ガスであり、前記O系ガスが、二酸化窒素(N2O)であり、前記N系ガスが、アンモニア(NH3)であることである。

【0019】第七の発明の特徴は、上記第一、三、四の発明において、前記基板が、サファイア基板であり、前記成長層の少なくともいずれかの層が、InxAlyGa(1-x-y) N $(0 \le X \le 1)$ (0 $\le Y \le 1$) で表される層であることである。

【 0 0 2 0 】第八の発明の特徴は、上記第一、三、四の発明において、前記基板が、シリコン (Si)、炭化シリコン (SiC) 或いはG a A s 基板のいずれかであり、前記成長層の少なくともいずれかの層が、I n x A 1 y G a (1-x-y) N $(0 \le X \le 1)$ $(0 \le Y \le 1)$ で表される層であることである。

【0021】第九の発明の特徴は、上記第七、八の発明において、前記 InxAlyGa(1-x-y) N $(0 \le X \le 1)$ ($0 \le Y \le 1$) で表される層が、GaN、AlN、InGaN、AlGaN、もしくは InAlGaNのいずれかであることである。

【0022】第一乃至第九の発明によれば、成長層が外気に晒されることなく、連続して該成長層最表面上に保護薄膜を形成するため、成長層表面に欠陥が発生したくい。また、製造装置から出した時点で既に成長層表面に誘電体薄膜もしくは絶縁薄膜が生成されているため、改めて保護薄膜を形成するプロセスが不要である。よって、半導体装置の品質向上のみならず工程の簡略化も同時に達成できる。

【0023】第十の発明の特徴は、上記第二、五、六の発明において、前記誘電体薄膜もしくは絶縁薄膜の生成の際に、p型あるいはn型の不純物を添加することである。

【0024】第十一の発明の特徴は、上記第十の発明において、前記p型不純物が、Mgあるいは2nの一方であることである。

【0025】第十乃至第十一の発明によれば、さらに、 誘電体薄膜もしくは絶縁薄膜に添加された不純物が成長 層に拡散し、成長層の最上層表面近傍の不純物濃度が上 がるため、製造装置から取り出された基板は、p型化も しくはn型化され、表面近傍に高い不純物添加層を有す るコンタクト層を得ることができる。

【0026】第十二の発明の特徴は、上記第十または第十一の発明において、前記不純物が添加された前記誘電体薄膜もしくは絶縁薄膜に、前記同一製造装置内で、連続した熱処理を行うことである。

【0027】第十三の発明は、上記第二、五、六の発明において、前記誘電体薄膜もしくは絶縁薄膜を形成する工程終了後、連続して前記同一製造装置内で、前記基板を300℃~1300℃内のいずれかの温度で保持、もしくは1300℃~300℃の範囲内で、終了時の基板温度から一定速度で徐冷を行うことである。

【0028】第十二、第十三の発明によれば、同一製造装置内で連続してアニールを行うことにより、p型添加層をより活性化させ、良好な導電特性を得ることができる。製造装置から取り出した時点でp型化されており、かつ表面の保護も成されているため、さらに工程の簡略化を図ることができる。

[0029]

745

【発明の実施の形態】以下、図面を用いて本発明の実施 形態について説明する。

【0030】 (第一実施形態) 図1~図3を用いて、本発明の第一実施形態に係わる化合物半導体装置及びその製造方法を説明する。図1は、第一実施形態において、化合物半導体装置の製造に用いる製造装置の簡略構成図である。

【0031】同図に示すように、本製造装置は供給口と排出口を有する密閉可能な成長室10を備えている。排出口には、図示しないが成長室10内を真空排気できるよう排気ポンプが接続されていることが多い。成長室10内には、ヒータを内蔵した基板台11が備えられ、基板21はこの基板台11上に設置される。

【0032】成長室10の供給口には、配管を通じてキャリヤガスであるN2の供給源12とH2の供給源13、成長層の原料ガスとなるトリメチルガリウム(TMG)、トリメチルインジウム(TMI)、トリメチルアルミニウム(TMA)およびNH3それぞれの供給源 $14\sim17$ 、さらに各成長層のドーピングガスとなるシクロペンタジエニルマグネシウム(Cp2Mg)の供給源

18とSiH4の供給源19がそれぞれ接続されている。各供給源は流量調整のためマスフローメータとパルプを介して共通する配管に接続されている。

【0033】第一実施形態では、基板としてサファイア 基板を用い、この基板上にMOCVD法を用いて窒化力・・ リウム系の各成長層をエピタキシャル成長させ、さらに 保護薄膜として誘電体薄膜であるSiNx膜を成長させ た場合について説明する。

【0034】図1に示すように、サファイア基板21 (図2(A))を、成長室10内に載置し、キャリヤガスとして用いるN2およびH2を流しながら成膜に必要な温度800℃~1300℃まで基板を昇温する。以下、各成長層の形成中は、継続してN2とH2のキャリヤガスを流し、反応ガスとドーピングガスは、形成する成長層の種類に応じて供給停止操作を使い分ける。なお、圧力条件は成長層および保護薄膜いずれを形成する際も常圧とする。

【0035】まず反応ガス源としてTMGとNH3 ガスを用いてGaNバッファー層23(図2(B))を形成する。次に、反応ガス源としてTMG、NH3 ガス、n型のドーピングガス源としてSiH4を用いてn-GaN層25(図2(C))を形成する。さらに、反応ガスとしてTMG、TMI、NH3 を用い、ノンドープのInGaN活性層27(図2(D))を成長させる。この後、TMA、TMG、NH3 ガスを反応ガス源として用い、Cp2 Mgをp型ドーピングガス源として用いてpーAlGaN層29(図3(A))を形成し、引き続きTMGとNH3ガスおよび流量を増やしたCp2 Mgを用い、 p^+ -GaNコンタクト層31(図3(B))を成長させる。

【0036】この成長層最表面の p^+ -GaNコンタクト層31の形成が終了したら、反応ガスとして用いたTMGとドーピングガスであるCp2Mgの供給を止め、代わりに上記成長層形成においてn型ドーピングガス源として用いたSiH4ガスの供給を開始する。

【0037】即ち、サファイア基板21の上に複数層の成長層23~31が積載された半導体装置を成長室10内に載置したまま、基板温度は成長層23~31の成長終了時の温度である800℃~13(00℃を維持し、キャリヤガスであるN2とH2、および反応ガスとして用いたNH3ガスを流した状態でSiH4ガスが成長室10内に供給される。SiH4ガスとNH3ガスが反応し、最上層であるp'-GaNコンタクト層31の表面にS-iNx膜(誘電体薄膜)33を連続成長できる。

【0038】このSiNx膜330生成条件は、一般的な熱CVD法によるSiNx膜形成工程と等価な条件を満足する。SiNx膜33は、少なくともピンホールが生じず、膜応力が発生しにくい原みである5.00Å ~500 000 Å程度生成させる。この後基板を急冷もしくは徐冷により降温させ、十分温度が下がったら成長室10か

ら基板を取り出す。

【0039】この手法を用いて得られたSiNx膜では、その製法から成長層との界面に酸化膜が存在しない。また、成長開始時点において反応ガスのバルブを開いてからガスが基板に到達するまでに若干の遅れがあるため、毘面付近ではNリッチなSiNx膜が形成される可能性がある。

【0040】以上、第一実施形態における化合物半導体装置及びその製造方法によれば、成長層23~31を積載させる工程と、保護薄膜33を形成する工程とを同一成長室10で連続して行っているので、成長層最上表面を成長室外部に晒すことなく保護薄膜であるSiNx膜が成長層表面上に形成され、成長層表面を清浄に維持し、化合物半導体装置の特性を大きく向上できる。さらに、上述する第一の実施形態における製造方法によれば、従来別個の装置を用いて行っていた成長層の形成と保護薄膜の形成を同一の装置を用いて行うことにより、基板の降温昇温や基板の搬出搬入に係る工程を減らし、より効率的な生産を行うことが可能となる。

【0041】(第二実施形態)次に、本発明の第二実施形態について説明する。第一実施形態と同様、基板としてサファイア基板を用い、MOCVD法で窒化ガリウム系の各成長層をエピタキシャル成長させ、さらに保護薄膜としてSiNx膜(誘電体薄膜)を成長させた場合について説明する。製造装置としては、第一実施形態と同様、図1に示す装置を用いる。但し第一実施形態と異なる点は、SiNx膜を連続成長させた後、さらに連続してアニール工程を行うことである。

【0042】第一実施形態と同様な手順により、図1に示すように、サファイア基板21を成長室10内に載置し、TMG、TMI、TMA、NH3ガス、Cp2Mg、及びSiH4ガスの各成長材料を用いてGaNバッファー層23、n-GaN層25、InGaN活性層27、p-A1GaN層29、p+-GaNコンタクト層31を成長させる(図2(A)~図3(B))。

【0043】さらに、複数層の成長層23~31が積載された半導体装置を基板温度800℃~1300℃で維持し、キャリヤガスであるN2とH2、および反応ガスとして用いたNH3ガスを流したまま成長室10内にSiH4ガスを供給し、p'-GaNコンタクト層31の表面上にSiNx膜を連続成長させる。

【0044】SiNx膜の成長が終了したら、反応ガスであるNH3ガスおよびSiH4ガスの供給を停止するとともに、キャリヤガスとして使用したH2ガスの供給も停止する。成長室10内には、もう一方のキャリヤガスであるN2のみが供給された状態となる。成長層23~31および保護薄膜33が形成された基板を成長室10内に 報置させたまま、基板温度をSiNxを成長させた温度で、もしくは300℃~1300℃、好ましくは700℃~100℃~1000℃の範囲に一定時間維持し、成長層の

アニールを行う。このアニール工程により、所定の成長層に添加された p型不純物がより活性化し、良好な p型特性を示すようになる。

【0045】アニール工程後、半導体装置を所定温度まで降温し、成長室10から取り出す。この状態において、成長層形成後に必要な保護薄膜の形成工程およびアニール工程がともに終了している。

【0046】なお、アニール温度は、SiNx膜の成長温度に限るものではなく、必要な温度、またはいくつかの温度の組み合わせでも良い。また、一定温度に保持しなくとも、300℃~1300℃の範囲好ましくは700℃~1300℃の範囲で一定速度で徐冷しても同様なアニール効果を得ることができる。

【0047】(第三実施形態)本発明の第三実施形態を説明する。ここでも第一及び第二実施形態と同様の手順を用いて、サファイア基板上にMOCVD法で窒化ガリウム系の各成長層をエピタキシャル成長させ、さらに保護薄膜であるSiNx膜を成長させる。製造装置としては、第一実施形態同様、図1に示す装置を用いる。但し、保護薄膜を形成する際に、保護薄膜にp型不純物をドーピングする点が先の2つの実施形態と異なる。、

【0048】成長層は、第一及び第二実施形態と同様な手順に従い、TMG、TMI、TMA、NH3ガス、Cp2Mg、及びSiH4ガスの各成長材料を用いて、サファイア基板21の上にGaNバッファー層23、nーGaN層25、InGaN活性層27、pーA1GaN層29、p⁺ーGaNコンタクト層31を成長させる(図2(A)~図3(B))。

【0049】次に、第一実施形態、第二実施形態と同様に、成長層の形成工程に連続して、同一成長室10内でSiNx膜(誘電体薄膜)を成長させる。尚、この時SiNxを形成するために必要なNH3ガスおよびSiH4ガスとともに成長層形成工程においてp型ドーパント源として用いたCp2Mgを同時に供給する。これにより、成長したSiNx膜にはp型ドーパントであるMgが添加された状態となる。

【0050】この不純物Mgが添加されたSiNx膜33を持つ半導体装置を加熱すると、図4に示すようにp・-GaNコンタクト層31の表面近傍領域35へ不純物Mgが拡散し、この領域のMg濃度が上がる。この時の加熱は、特別に設ける必要はなく、第一実施形態でも説明したように、成長層23~31の成長終了時の温度あるいはSiNxの成長温度である800℃~1300℃で不純物拡散が開始可能である。また、第二実施形態で述べたような高温保持や、徐冷を行うことでも所望の効果が得られる。このような不純物拡散が行われた化合物半導体装置は、p・-GaNコンタクト層31に濃度の高いp型不純物拡散領域を形成するとともに、アニール効果をも備え、拡散された不純物は活性化され、良好なp型ドーバントとして導電性に寄与する。

【0051】なお、成長層の最上層にn型半導体を形成する構成を採る場合は、上記保護薄膜中にn型ドーパントを添加するとよい。

【0052】(第四実施形態)図2、3及び図5を用いて、本発明の第四実施形態について説明する。第一、第二、第三実施形態においては、化合物半導体装置の基板としてサファイア基板を用い、保護薄膜としてSiNx膜を用いる例を述べたが、第四実施形態では、基板としてシリコン(Si)を用い、保護薄膜としてSiOx膜を用いる例について述べる。

【0053】図5は、第四実施形態において使用する製造装置の構成図である。基本的な構成は図1の装置と共通する。異なる点は、SiOx膜の成長ガス源となるN2Oガス供給源41が、加えられている点である。

【0054】第一実施形態と同様な手順により、図5に示すように基板21として用いるSiウェハを成長室10内の基板台上に載置し、TMG、TMI、TMA、NH3ガス、Cp2Mg、及びSiH4ガスの各成長材料を用いてGaNバッファー層23、n-GaN層25、InGaN活性層27、p-AlGaN層29、p+-GaNコンタクト層31を成長させる(図2(A)~図3(B))。成長層形成の手順は第一の実施形態と同じ条件を用いることができる。

【0055】成長層23~31の形成が終了したら、キャリヤガスとして使用しているH2、反応ガスとして使用しているTMG、NH3およびドーピングガスとして用いていたCp2Mgの供給を停止する。この時点で成長室内はキャリヤガスであるN2ガスのみが供給された状態となる。基板温度をSiO2成長温度である35OでSiO2膜の成長源としてのN2OガスとSiH4ガスの供給を開始し、 p^+-GaN コンタクト層31の表面上にSiO2膜を連続成長する。このSiO2膜の生成条件は、一般的な熱CVD法による形成工程と等価な条件を満足する。

【0056】SiO2膜は、少なくともピンホールが生じず、膜応力が発生しにくい厚みである $500\text{\AA}\sim50$ 00 $\text{\AA}\sim50$ 00 $\text{\Lambda}\sim50$ 00 $\text{\Lambda}\sim500$ 00 $\text{\Lambda}\sim50$ 00 $\text{\Lambda}\sim500$ 00 $\text{\Lambda}\sim500$ 00 $\text{\Lambda}\sim500$ 00 $\text{\Lambda}\sim500$ 000

【0057】なお、上述の第三実施形態における方法で形成した半導体製造装置では、成長層表面が高温でV族ガスであるNH3ガスなしの状態で成長室10内で短時間露出され、そこにN2Oガスの供給がなされるため、V族抜けとこのV族抜けに対応する部位にO、Nが入り、p+-GaNコンタクト層31と保護薄膜33であるSiO2膜界面にGaOxNy層がごく薄く形成される可能性がある。また、N2Oガスに遅れてSiH4を供給

開始する場合は、形成したSiO2膜の厚み方向にOリッチからSiリッチに組成が変化する領域が存在する場合がある。

【0058】(第五実施形態)図2、3及び図5を用いて、本発明の第五実施形態について説明する。第一、第二、第三実施形態においては、化合物半導体装置の基板21としてサファイアを用い、保護薄膜33としてSiNx膜を用いる例を述べたが、第五実施形態では、基板としてシリコンカーバイド(SiC)を用い、保護薄膜33としてオキシナイトライド(SiON)膜を用いる例について述べる。

【0059】第五実施形態においても、図5に示す、第四実施形態で使用する製造装置を用いることができる。第一実施形態と同様な手順により、基板21として用いるSiウエハを成長室10内の基板台上に載置し、TMG、TMI、TMA、NH3ガス、Cp2Mg、及びSiH4ガスの各成長材料を用いてGaNバッファー層23、n-GaN層25、InGaN活性層27、p-A1GaN層29、p+-GaN1ンタクト層31を成長させる(図2(A)~図3(B))。成長層形成の手順は第一実施形態と同じ条件を用いることができる。

【0060】成長層23~31の形成が終了したら、キャリヤガスであるH2、反応ガスであるTMGおよびドーピングガスであるCp2Mgの供給を停止する。この時点で成長室内はキャリヤガスであるN2ガスと反応ガスであるNH3のみが供給された状態となる。基板温度をSiON膜の成長温度である500℃~1200℃まで下げ、基板温度が可定温度に達したら、他のSiON膜の成長源であるN20ガスとSiH4ガスの供給を開始する。SiH4ガスの供給とともに、p+-GaNコンタクト層31の表面上にSiON膜の成長が開始される。このSiON膜の生成条件は、一般的な熱CVD法による形成工程と等価な条件を満足する。

【0062】なお、N2Oガスに遅れてSiH4を供給開始する場合には、形成したSiON膜の厚み方向にOリッチからSiリッチにに組成が変化する領域が存在する場合がある。

【0063】(第六実施形態)図2、3及び図6を用いて、本発明の第六実施形態について説明する。ここでは化合物半導体装置の基板21としてガリウム砒素(GaAs)を用い、保護薄膜33としてSiON膜を用いる例を述べる。

【0064】GaAsは、いわゆるV族抜けを起こしや

すい材料であるため、高温加熱が必要なMOCVD法を使用する際の基板として用いることは困難である。そこで、第六実施形態においては、第一~第五実施形態とは異なり、GS-MBE、(Gassorce-Moleculor Beam Epitaxy) 法を用いて成長層を形成する。

【0065】図6は、第六実施形態において使用する製造装置の簡略的構成図である。同図に示すように、ここで使用する製造装置は、超高真空に維持することが可能な成長室51を有する。成長室51の周囲には、同室内を超高真空とするための高真空ポンプ53や、成長室内を超高真空に維持したまま基板の搬入搬出を行うためのターボ分子ポンプ54が接続されたロードロックチャンパー等が備えられている。

【0066】成長層を形成するための蒸気源として、SiH4ガス供給源61、N2ガス供給源62、O2ガス供給源63、TMGa供給源64が備えられ、各供給源からでるガスはガスセル56を通り成長室10内に入り、さらに液体窒素シュラウド57内の細管を介して蒸気化がなされる。成長室内は超高真空に維持されているため、各細管より蒸発する分子は方向の揃った分子ビーム状となる。蒸発源の選択は、シャッター58の開閉および蒸気源への選択的なレーザ照射により行う。

【0.067】なお、成長室51内は超高真空に維持されているため、同装置に種々の分析装置も備えており、膜成長をさせながらその場での膜成長層の分析が可能であり、原子層レベルの制御を行うこともできる。

【0068】成長層21~31の形成は、基板温度を比較的低温に抑えたまま、成長室内を10⁻⁸Pas程度の超高真空状態とし、蒸気化させるガスを順次選択し、GaNパッファー層23、n-GaN層25、InGaN活性層27、p-A1GaN層29、p⁺-GaNコンタクト層31を成長させる(図2(A)~図3

(B))。例えば、GaNバッファー層23は、N2と TMGaを同時に蒸気化させることにより形成する。他 の成長膜も順次同様な方法で成長させる。

【0069】成長層23~31の形成が終了したら、成長層が積層されたGaAs基板を成長室51内に載置したまま、O2、N2およびSiH4原料を蒸気源として選択する。成長層表面には、原子レベルで制御された保護薄膜であるSiON膜が形成される。なお、保護薄膜としてSiO2、SiNx膜等を形成しても勿論よい。

【0070】このように、同一装置内で連続して成長層および保護薄膜層を形成するため、成長層表面を清浄に維持しうる化合物半導体装置を提供できる。また、第六実施形態においては、原子層レベルでの制御が可能なGS-MBE法を用いて成長層および保護薄膜を形成しているため、各層の界面では組成変化が急峻に起こっていることが予想される。

【0071】以上、各実施形態に基づいて本発明内容を 説明したが、本発明は上述する実施形態に制限されるも のではない。例えば、第一乃至第六実施形態では、保護 薄膜 3 3 の成長材料として S i 系ガス源として S i H 4 ガスを用いているが、ジシラン (S i 2 H 6) 等の高次 のガスを用いることも可能である。

【0072】また、各成長層としては、 $InxAlyGa(1-x-y)N(0 \le X \le 1)(0 \le Y \le 1)$ で表される、他の層、例えばAlN、p-AlN、p-InGaNを p-InGaAlN等が含まれていても同様な効果を得ることができる。

【0073】さらに第三実施形態ではCp2 Mgを用いてp型ドーパントであるMgを添加したが、この代りにジメチル亜鉛(DMZn)からZnをp型ドーパントとして保護薄膜33内に添加してもよい。

【0074】なお、いずれの実施形態も成長層の構成例として一般的な青色発光ダイオード素子で用いられる成長層の構成を示しているが、成長層の構成はその他にも半導体レーザ等の別の構成であってもよく、限定されるものではない。

[0075]

【発明の効果】以上説明してきたように、本発明の化合物半導体装置及びその製造方法によれば、成長層の積載の後に連続して保護薄膜を形成しているため、製造装置から出した時点で既に成長層表面に保護薄膜が形成されている。このため、成長層表面に欠陥が発生しにくい。また、改めて表面保護膜を形成する工程が不要となるため、工程を簡略化することができる。また、アニール工程や不純物拡散等も連続して行えるため、より品質が高い化合物半導体装置を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る第一乃至第三実施形態において使用する製造装置の簡略な構成図である。

【図2】本発明の第一乃至第六実施形態における製造方法を説明するための各工程における化合物半導体装置の部分断面図である。

【図3】本発明の第一乃至第六実施形態における製造方法を説明するための各工程における化合物半導体装置の部分断面図である。

【図4】本発明の第三実施形態を説明するための化合物 半導体装置の部分断面図である。

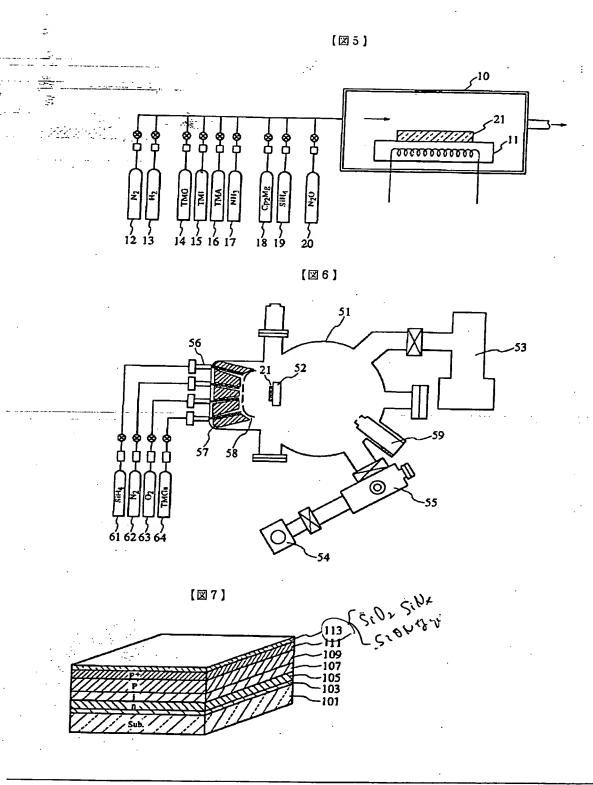
【図5】本発明に係る第四、第五実施形態において使用 する製造装置の簡略な構成図である。

【図6】本発明に係る第六実施形態において使用する製造装置の簡略な構成図である。

【図7】従来の化合物半導体装置の断面構造図である。 【符号の説明】

- 10 成長室
- 11 基板台
- 12 N2供給源
- 13 H2供給源
- 14 TMG供給源

15 TMI供給源 25 n-GaN層 16 TMA供給源 27 InGaN活性層 17 NH3供給源 p-AlGaN層 18 Cp2 Mg供給源 p+ -GaNコンタクト層 19 SiH4 供給源 🕆 保護薄膜 21 基板 3 5 表面近傍領域 23 GaNバッファー層 N20供給源 【図1】 030030000000 【図2】 [図3] **(B)** 保護膜 SiON 【図4】



フロントページの続き----

Control of the Contro

(72)発明者 菅原 秀人

神奈川県川崎市幸区堀川町72番地 株式会 社東芝川崎事業所内 (72)発明者 磯本 建次

神奈川県川崎市幸区堀川町72番地 株式会 社東芝川崎事業所内